

03500.015625.



PATENT APPLICATION

3
131
03-26-22

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)	
SHINICHI HAGIWARA	:	Examiner: Not Yet Assigned
)	
Application No.: 09/886,113	:	Group Art Unit: N/Y/A
)	
Filed: June 22, 2001	:	
)	
For: IMAGE PROCESSING	:	
APPARATUS	:	January 31, 2002

Commissioner for Patents
Washington, D.C. 20231

CLAIM TO PRIORITY

Sir:

Applicant hereby claims priority under the International Convention and all rights to which he is entitled under 35 U.S.C. § 119 based upon the following Japanese Priority Application:

2000-194962, filed June 28, 2000.

A certified copy of the priority document is enclosed.

Applicant's undersigned attorney may be reached in our New York office by telephone at (212) 218-2100. All correspondence should continue to be directed to our address given below.

Respectfully submitted,

Zel P. Diana
Attorney for Applicant

Registration No. 29,286

FITZPATRICK, CELLA, HARPER & SCINTO
30 Rockefeller Plaza
New York, New York 10112-3801
Facsimile: (212) 218-2200



CFU/3020 VJ/kw
09/886.113

本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年 6月28日

出 願 番 号

Application Number:

特願2000-194962

出 願 人

Applicant(s):

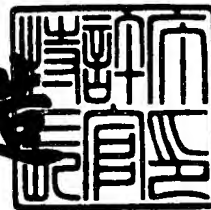
キヤノン株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 7月19日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3064532

【書類名】 特許願

【整理番号】 4217009

【提出日】 平成12年 6月28日

【あて先】 特許庁長官 殿

【国際特許分類】 H04N 5/76

【発明の名称】 撮像装置

【請求項の数】 9

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号キャノン株式会社
内

【氏名】 萩原 伸一

【特許出願人】

【識別番号】 000001007

【住所又は居所】 東京都大田区下丸子3丁目30番2号

【氏名又は名称】 キャノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100090284

【弁理士】

【氏名又は名称】 田中 常雄

【電話番号】 03-5396-7325

【手数料の表示】

【予納台帳番号】 011073

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9703879

特 2 0 0 0 - 1 9 4 9 6 2

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 撮像装置

【特許請求の範囲】

【請求項 1】 光学像を画像信号に変換する撮像手段と、

当該撮像手段の出力画像に所定の処理を施す画像処理手段と、

当該画像処理手段の出力画像のサイズを縮小するサイズ縮小手段と、

当該サイズ縮小手段の出力画像を、当該画像処理手段から出力される画像における所定ライン数単位で記憶する記憶手段と、

当該画像処理手段の出力画像、及び当該記憶手段から読み出される画像を当該所定ライン数単位で選択する選択手段と、

当該選択手段の出力を圧縮符号化する符号化手段
とを具備することを特徴とする撮像装置。

【請求項 2】 更に、当該画像処理手段の出力画像を所定形式に変換して当該選択手段に供給する変換手段を具備する請求項 1 に記載の撮像装置。

【請求項 3】 当該サイズ縮小手段が、画像形式を変換する手段を含む請求項 1 に記載の撮像装置。

【請求項 4】 更に、当該符号化手段の出力を記憶する画像記憶手段を具備する請求項 1 に記載の撮像装置。

【請求項 5】 光学像を画像信号に変換する撮像手段と、

当該撮像手段の出力画像に所定の処理を施す画像処理手段と、

当該画像処理手段の出力画像のサイズを縮小するサイズ縮小手段と、

当該サイズ縮小手段の出力画像を少なくとも 1 画面分、記憶する記憶手段と、

当該画像処理手段の出力画像及び当該記憶手段から読み出される画像を順次、
選択する選択手段と、

当該選択手段の出力を圧縮符号化する符号化手段
とを具備することを特徴とする撮像装置。

【請求項 6】 更に、当該画像処理手段の出力画像を所定形式に変換して当該選択手段に供給する変換手段を具備する請求項 5 に記載の撮像装置。

【請求項 7】 当該サイズ縮小手段が、画像形式を変換する手段を含む請求項 5

に記載の撮像装置。

【請求項 8】 更に、当該符号化手段の出力を記憶する画像記憶手段を具備する請求項 5 に記載の撮像装置。

【請求項 9】 光学像を画像信号に変換する撮像手段と、

当該撮像手段の出力画像に所定の処理を施し、複数の画像データを出力する画像処理手段と、

当該画像処理手段から出力される複数の画像から 1 つを順次、選択する選択手段と、

当該選択手段の出力を圧縮符号化する符号化手段
とを具備することを特徴とする撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、撮像装置に関する。

【0002】

【従来の技術】

従来のデジタルカメラでは、撮影画像を J P E G 等の画像圧縮技術によりそのデータ量を削減して、記録媒体に記録又は伝送路に出力する。図 1 1 は、従来のデジタルカメラの概略構成ブロック図を示す。

【0003】

撮像部 1 1 0 は、撮影レンズ、撮像素子及びその駆動回路からなり、撮影レンズにより結像する光学像を撮像素子により電気信号に変換する。原画処理回路 1 1 2 は、撮像部 1 1 0 からの画像信号をデジタル信号に変換し、ダーク補正の準備としての遮光部分の画素データの抽出及び画素の傷補正用の傷位置検出を行った後、バッファメモリ 1 1 4 に書き込む。

【0004】

バッファメモリ 1 1 4 は、撮像部 1 1 0 の撮像素子から読み出された 1 画面分の撮像データを 1 つの単位として、これを複数分、記憶できる容量を備えている。バッファメモリ 1 1 4 の容量は、短時間に複数回の撮影動作を行う連写動作が

、後段の処理（フォーマット変換、圧縮符号化、記録媒体への記録）の速度で制限されないように、大きめに設定される。

【 0 0 0 5 】

原画処理回路 1 1 2 は、バッファメモリ 1 1 4 へ格納された画像データを読み出し、シェーディング補正、ダーク補正処理及び傷補正処理などの補正処理を行う。画像処理回路 1 1 6 は、原画処理回路 1 1 2 から出力される画像データにホワイトバランス調整、色補間及び偽色処理等の周知の処理を施す。

【 0 0 0 6 】

Y U V 変換回路 1 1 8 は、画像処理回路 1 1 6 から出力される画像データを R G B 形式から Y U V 形式に変換する。J P E G 符号化処理回路 1 2 0 は、Y U V 変換回路 1 1 8 から出力される画像データを J P E G 方式で圧縮符号化する。画像サイズ縮小回路 1 2 2 は、Y U V 変換回路 1 1 8 から出力される画像データのサイズを縮小して、サムネイル画像を生成し、J P E G 符号化処理回路 1 2 4 が画像サイズ縮小回路 1 2 2 からのサムネイル画像を J P E G 方式で圧縮符号化する。

【 0 0 0 7 】

J P E G 符号化処理回路 1 2 0、1 2 4 で圧縮された画像データは、セレクタ 1 2 6 により交互に又は適当なタイミングで選択されて記憶装置 1 2 8 に印加され、記憶装置 1 2 8 に書き込まれる。J P E G 符号化処理回路 1 2 0 で圧縮された画像データは、画像の表示、編集及び印刷などに使用されることを主な目的とする主画像であり、J P E G 符号化処理回路 1 2 4 で圧縮された画像データは、検索及び閲覧などに使用されることを主な目的とする副画像である。

【 0 0 0 8 】

マイクロコンピュータからなる制御回路 3 3 0 は、Y U V 変換回路 1 1 8、J P E G 符号化処理回路 1 2 0、画像サイズ縮小回路 1 2 2、J P E G 符号化処理回路 1 2 4 及びセレクタ 1 2 6 からなる部分を制御し、J P E G 符号化処理回路 1 2 0 で圧縮された画像データの前後に撮影日時情報などの属性情報を付加して、記憶装置 1 2 8 に記憶させる。制御回路 3 3 0 はまた、圧縮後のデータ量が所望値になるようように、J P E G 符号化処理回路 1 2 0、1 2 4 の符号化条件を制

御する。

【 0 0 0 9 】

画像サイズ縮小回路 1 3 2 は、画像処理回路 1 1 6 から出力される画像データのサイズを表示サイズに縮小して、表示用メモリ 1 3 4 に格納する。表示用メモリ 1 3 4 に記憶される画像データは一定レートで読み出され、液晶表示パネル 1 3 6 に印加される。これにより、液晶表示パネル 1 3 6 には、撮像部 1 1 0 に入射する光学像に応じた画像が表示される。

【 0 0 1 0 】

従来例では、バッファメモリ 1 1 4 から撮影画像を読み出し、原画処理回路 1 1 2、画像処理回路 1 1 6、YUV変換回路 1 1 8、J P E G 符号化処理回路 1 2 0 及びセクタ 1 2 6 を介して主画像として記憶措置 1 2 8 に記憶し、その後、同じ画像をバッファメモリ 1 1 4 から読み出し、原画処理回路 1 1 2、画像処理回路 1 1 6、YUV変換回路 1 1 8、画像サイズ縮小回路 1 2 2、J P E G 符号化処理回路 1 2 4 及びセクタ 1 2 6 を介して副画像として記憶措置 1 2 8 に記憶する。記憶装置 1 2 8 では、主画像データと副画像データは互いに独立な画像ファイルとして管理されるが、互いに関連付けられている。

【 0 0 1 1 】

このように、同一の撮影画像から 2 つの画像データを生成するために 2 つの独立な J P E G 符号化処理回路 1 2 0、1 2 4 を設けているので、記憶装置 1 2 8 への記憶処理系の制御が容易になるものの、回路規模が大きくなるという欠点がある。

【 0 0 1 2 】

記憶装置 1 2 8 に格納された画像データを外部機器（例えば、コンピュータ）で利用するには、記憶装置 1 2 8 の記憶媒体を外してその外部機器に接続するか、図示しない通信ケーブルを介して外部機器に転送することになる。いずれにしても、外部機器は、圧縮形式に応じた画像伸長機能を有する必要がある。符号化処理回路 1 2 0 として汎用的な方式を使用すれば、外部機器でも容易に伸長手段を調達できるが、しばしば、記録効率の見地から、符号化処理回路 1 2 0 として特殊な符号化方式が採用されることがある。

【 0 0 1 3 】

同じ撮影画像から画像形式・符号化形式の異なる複数の圧縮画像データを生成し、互いの関連を示すリンクデータと共に記憶媒体に記録する撮像装置も提案されている（特開平 1 0 - 1 0 8 1 3 3 号公報）。この場合、バッファメモリ 1 1 4 から撮影画像データを読み出す回数が増加する。

【 0 0 1 4 】

【発明が解決しようとする課題】

従来例では、1つの撮影画像を記憶装置 1 2 8 に記憶するのに、最低 2 回、バッファメモリ 1 1 4 から撮影画像データを読み出す。バッファメモリ 1 1 4 から撮影画像を読み出す回数が増えることは、バッファメモリ 1 1 4 に撮影画像を記憶しておく期間が長くなることを意味し、これはまた、バッファメモリ 1 1 4 の実質的な容量が少なくなることを意味する。このことから、カメラの連続撮影能力は、バッファメモリ 1 1 4 の実質的な容量と原画処理回路 1 1 2 以降の処理速度によって決定される。

【 0 0 1 5 】

連続撮影性能を高めようとして、バッファメモリ 1 1 4 の容量を大きくしたり、原画処理回路 1 1 2 以降の処理速度を高めると、消費電流が増加する。

【 0 0 1 6 】

このような問題は、撮像素子の画素数が増えれば増えるほど、顕著になってくる。

【 0 0 1 7 】

本発明は、より小さい構成及びより少ない消費電流で済む撮像装置を提示することを目的とする。

【 0 0 1 8 】

本発明はまた、記憶のための処理時間を短縮した撮像装置を提示することを目的とする。

【 0 0 1 9 】

本発明はまた、撮像インターバルを短縮した撮像装置を提示することを目的とする。

【 0 0 2 0 】

【課題を解決するための手段】

本発明に係る撮像装置は、光学像を画像信号に変換する撮像手段と、当該撮像手段の出力画像に所定の処理を施す画像処理手段と、当該画像処理手段の出力画像のサイズを縮小するサイズ縮小手段と、当該サイズ縮小手段の出力画像を、当該画像処理手段から出力される画像における所定ライン数単位で記憶する記憶手段と、当該画像処理手段の出力画像、及び当該記憶手段から読み出される画像を当該所定ライン数単位で選択する選択手段と、当該選択手段の出力を圧縮符号化する符号化手段とを具備することを特徴とする。

【 0 0 2 1 】

本発明に係る撮像装置はまた、光学像を画像信号に変換する撮像手段と、当該撮像手段の出力画像に所定の処理を施す画像処理手段と、当該画像処理手段の出力画像のサイズを縮小するサイズ縮小手段と、当該サイズ縮小手段の出力画像を少なくとも1画面分、記憶する記憶手段と、当該画像処理手段の出力画像及び当該記憶手段から読み出される画像を順次、選択する選択手段と、当該選択手段の出力を圧縮符号化する符号化手段とを具備することを特徴とする。

【 0 0 2 2 】

本発明に係る撮像装置はまた、光学像を画像信号に変換する撮像手段と、当該撮像手段の出力画像に所定の処理を施し、複数の画像データを出力する画像処理手段と、当該画像処理手段から出力される複数の画像から1つを順次、選択する選択手段と、当該選択手段の出力を圧縮符号化する符号化手段とを具備することを特徴とする。

【 0 0 2 3 】

【実施例】

以下、図面を参照して、本発明の実施例を詳細に説明する。

【 0 0 2 4 】

図1は、本発明の第1実施例の概略構成ブロック図を示す。撮像部10は、撮影レンズ、撮像素子及びその駆動回路からなり、撮影レンズにより結像する光学

像を撮像素子により電気信号に変換する。原画処理回路12は、撮像部10からの画像信号をデジタル信号に変換し、ダーク補正の準備としての遮光部分の画素データの抽出及び画素の傷補正用の傷位置検出を行った後、バッファメモリ14に書き込む。

【0025】

バッファメモリ14は、撮像部10の撮像素子から読み出された1画面分の撮像データを1つの単位として、これを複数分、記憶できる容量を備えている。バッファメモリ14の容量は、短時間に複数回の撮影動作を行う連写動作が、後段の処理（フォーマット変換、圧縮符号化、記録媒体への記録）の速度で制限されないように、大きめに設定される。

【0026】

原画処理回路12は、バッファメモリ14へ格納された画像データを読み出し、シェーディング補正、書き込みの直前に行われた遮光部の画素データの抽出値に基づくダーク補正処理及び傷位置検出情報に基づく傷補正処理などの補正処理を行う。画像処理回路16は、原画処理回路12から出力される画像データにホワイトバランス調整、色補間及び偽色処理等の周知の処理を施し、RGBの各成分毎に出力する。

【0027】

画像処理回路16から出力される1画面のデータ量は、色補間処理により、原画処理回路12から出力されるデータ量の整数倍に増加する。撮像部10の撮像素子の色フィルタはベイヤー配列であり、撮像素子が水平方向の1ライン単位で順次、画素信号を出力するとする。このとき、原画処理回路12から画像処理回路16へのデータも同じくベイヤー配列に従う。画像処理回路16は、ベイヤー配列に従った入力内容を内部の色補間処理により出力時にはRGB独立形式、即ち、入力に対して3倍の画像データ容量に変換する。この詳細は、後述する。

【0028】

YUV変換回路18は、画像処理回路16から出力されるRGB画像データをYUV形式に変換する。これが主画像となる。セレクタ20はYUV変換回路18の出力側に接続し、YUV変換回路18の出力はセレクタ20を介してJPE

G符号化処理回路22に印加される。JPEG符号化処理回路22は、YUV変換回路18の出力画像データをJPEG方式で圧縮符号化する。周知の通り、JPEG方式は基本的に、DCT（離散コサイン変換）、量子化及びハフマン変換からなる。JPEG符号化処理回路22は、DCT処理のために、輝度データを縦8×横16画素、色差成分を8×8画素を最小単位としてそれぞれラスタスキャンからジグザグスキャンへ変換する機能を具備する。JPEG符号化に必要な圧縮率及び変換参照データ等は、シャッタが押された時点で、制御回路32による設定が完了している。

【0029】

記憶装置24は、JPEG符号化処理回路22から出力される圧縮画像データを上述の符号化単位毎に順次、記憶する。これが繰り返されて1画面分全ての画像データ記憶装置24に記憶される。制御回路32は、主画像に対しては、JPEG符号化処理の前後で、必要ならば撮影日時情報などの属性情報を圧縮画像データと共に記憶装置24に格納する。

【0030】

他方、サムネイル画像又は副画像用として、画像サイズ縮小処理回路26は、画像処理回路16から出力される画像データのサイズを縮小、例えば、160画素×120画素に縮小する。YUV変換回路28は、画像サイズ縮小回路26から出力される画像データをYUV形式に変換してラインメモリ30に書き込む。

【0031】

ラインメモリ30は、YUV変換回路28から出力される画像データをライン単位で記憶する。ラインメモリ30は、JPEG符号化処理回路22で圧縮符号化するのに必要なライン数を格納できる容量を有する。例えば、JPEG符号化処理回路22が輝度・色差信号をDCT（離散コサイン変換）処理する場合に、輝度成分を縦8×横16画素、色差成分を8×8画素を最小単位としてラスタスキャンからジグザグスキャンへ変換する必要があるため、ラインメモリ22の記憶容量は、8ライン分の縮小画像データを格納可能な量となる。

【0032】

サムネイル画像を圧縮するときには、セレクタ20は、ラインメモリ30の出

力側に接続する。J P E G符号化処理回路 2 2 は、セレクタ 2 0 を介してラインメモリ 3 0 にアクセスし、ラインメモリ 3 0 に格納される 8 ライン分の画像データを取り込み、J P E G方式で圧縮符号化して、記憶装置 2 4 に供給する。記憶装置 2 4 は、J P E G符号化処理回路 2 2 から出力されるサムネイルの圧縮画像データを所定箇所に記憶する。

【 0 0 3 3 】

記憶装置 2 4 は、実際には、複数の画像データを一時記憶可能な比較的書き込み速度の速い揮発性の記憶媒体と、比較的書き込み速度の遅い着脱可能な不揮発性記憶媒体を具備する。J P E G符号化処理回路 2 2 の出力データは、先ず揮発性記憶媒体に格納される。その後、揮発性記憶媒体のデータは、撮影動作の合間を見計らって揮発性記憶媒体から不揮発性記憶媒体に順次、転送される。

【 0 0 3 4 】

記憶装置 2 4 の不揮発性記憶媒体は着脱可能である。撮影画像データが揮発性記憶媒体から転送された後に、カメラから取り外して他の装置（例えば、コンピュータ）に接続することで、他の装置上で画像データを再生、編集及び保存できる。

【 0 0 3 5 】

制御回路 3 2 は、本実施例の全体を制御するが、特に、Y U V変換回路 1 8、セレクタ 2 0、J E G符号化処理回路 2 2、画像サイズ縮小回路 2 6、Y U V変換回路 2 8 及びラインメモリ 3 0 からなる部分を制御する。制御回路 3 2 は、例えば C P U（中央演算処理装置）、R A M、R O M、E E P R O M（電氣的消去可能プログラマブル R O M）及び入出力ポート等を具備するワンチップのマイクロコンピュータからなる。制御回路 3 2 は、R O Mに格納されるシーケンスプログラムに基づいて一連の動作を制御する。

【 0 0 3 6 】

画像サイズ縮小回路 3 4 は、画像処理回路 1 6 から出力される画像データのサイズを表示サイズに縮小して、R G B形式で表示用メモリ 3 6 に格納する。表示用メモリ 3 6 に記憶される画像データは一定レートで読み出され、液晶表示パネル 3 8 に印加される。これにより、液晶表示パネル 3 8 には、撮像部 1 0 に入射

する光学像に応じた画像が表示される。

【 0 0 3 7 】

図 2 は、J P E G 符号化処理回路 2 2 の概略構成ブロック図を示す。ラスタ／ブロック変換回路 4 0 は、セレクタ 4 0 からのラスタデータを、輝度信号に対して縦 8 × 横 1 6 画素、色差信号に対して 8 × 8 画素となるブロックのジグザグスキャンに変換して、ワークレジスタ 4 2 に格納する。D C T 量子化回路 4 4 は、ワークレジスタ 4 2 に格納される輝度色差の画像データを離散コサイン変換及び量子化し、符号化処理回路 4 6 が量子化された D C T 係数データをハフマン符号化する。D C T 変換及びハフマン符号化自体は、周知であるので、詳細な説明を省略する。制御回路 3 2 は、D C T 量子化回路 4 4 及び符号化処理回路 4 6 で必要な符号化パラメータを事前に設定する。D C T 量子化回路 4 4 及び符号化処理回路 4 6 は、圧縮後のデータ量を変更できるように、選択可能な複数の符号化パラメータを具備してもよく、その場合、制御回路 3 2 は、制御内容に応じて、D C T 量子化回路 4 4 及び符号化処理回路 4 6 で使用すべき符号化パラメータを切り換える。

【 0 0 3 8 】

図 3 は、本実施例の画像例を示す。図 3 (A) は、カメラ接眼部からファインダを覗いた様子を示す。A F P 1 ～ A F P 3 は 3 つの測距点を示しており、ここで、測距点 A F P 2 で焦点を調節している。図 3 (B) は、撮像部 1 0 の撮像素子から出力される画像を示し、図 3 (C) は、原画処理回路 1 2 及び画像処理回路 1 6 により処理された後の画像の内容例を示す。

【 0 0 3 9 】

撮像素子から出力される画像のサイズは、図 3 (B) に示すように K × L 画素である。原画処理回路 1 2 及び画像処理回路 1 6 の処理後の画像は、R, G, B の各色毎に K × L 画素からなる。原画処理回路 1 2 及び画像処理回路 1 6 の処理により、データ量が 3 倍になっている。

【 0 0 4 0 】

図 3 (A) に示すように、ファインダには、シャッタ速度及び焦点調節の合焦判定等のカメラの設定状態を示す情報が表示される。説明のために全ての情報を

表示しているが、実際には、動作状態に応じて、表示又は非表示になる。測距点 A F P 1 ~ A F P 3 は、それぞれ焦点調節に選択されると、不図示の光学系及び照明装置により、撮影者が充分確認できる短い時間で外側の四辺形と内側の四辺形に囲まれた領域が赤く点灯する。

【0041】

図4 (A) は主画像のサイズ例、図4 (B) はサムネイル画像のサイズ例を示す。図4 (A) に示す主画像のサイズは、図3 (C) に示すRGBの3画面の画像サイズと対応する。この場合、 $K = 640$ 、 $L = 480$ である。

【0042】

画像処理回路16から出力されるRGB画像のサイズが 640×480 画素であるとき、画像サイズ縮小回路26は、これを図4 (B) に示すように 160×210 画素のサイズに縮小する。

【0043】

図5は、撮像部10に含まれるCCD撮像素子の概略構成を示す平面図である。光電変換素子の受光面に、R、G、Bの原色フィルタがGが市松（千鳥）でR／Bが線順次で配置されている原色フィルタを配置された、公知のベイヤー配列型CCDと呼ばれているものである。画素は正方格子化されていて、画像の取り込み後の演算が容易である。

【0044】

図6及び図7は、セレクトア20の動作と画像処理回路16から出力されてJPEG符号化処理回路22に入力する画像データのタイミング関係を示す。図6は、例えば、図4に示すような480ラインからなる画像データにおいてライン#1からライン#48までの複数ラインに亘る動作を示す。図6 (1) は、撮像部10から出力される画像データを示し、同 (2) は、原画処理回路12から出力され画像データを示し、同 (3) は主画像に対するセレクトア20の出力を示し、同 (4) はサムネイル画像に対するセレクトア20の出力を示し、同 (5) は、JPEG符号化処理回路22の出力を示す。図7 (1)、(2) 及び (3) は、それぞれ図6 (2)、(3) 及び (4) に示すデータの詳細を示す。

【0045】

図 6 (1) ~ (5) 間を結ぶ矢印は、データの時間遷移を示す。横軸方向に時間が進行する。データ出力に掛かる時間が同じになっているが、これは、最初のデータ出力から最後のデータが出力されるまでの範囲に、各信号処理による遅延を加味して図示されているからである。

【 0 0 4 6 】

図 6 (2) に示す画像データは、R G B からなるが、図 6 (3) に示す画像データは、輝度成分と色差成分からなり、データ量が相互に異なる。同様に、図 6 (5) に示すデータは、J P E G 符号化処理された圧縮画像データであるから、その処理内容に従ったデータ量になっている。図 6 (4) に示すデータと図 6 (5) に示すデータとの関係も同様である。従って、図 6 (2) ~ (5) における各ラインに対する処理は、それぞれ異なる。

【 0 0 4 7 】

撮像部 1 0 から出力される画像データ (図 6 (1)) は、ライン単位で連続的に原画処理回路 1 2 に入力する。図 6 では、理解が容易になるように、8 ライン毎に区切って図示してある。ライン # 1 ~ # 8 の 8 ライン分の画像データが順次、上述の信号処理後にバッファメモリ 1 4 に一旦格納されて読み出され、原画処理回路 1 2 が傷補正及びダーク補正などの一連の補正処理を施す。図 6 (1) は、これらの補正処理後の画像データを示す。原画処理回路 1 2 は、画像データとして必要な部分のみ、例えば、オプティカルブラックなどを省略した画像データを出力するので、その出力データ量は、原画処理回路 1 2 への入力データ量に比べて少なくなっている。

【 0 0 4 8 】

画像処理回路 1 6 は、原画処理回路 1 2 の出力画像データに上述の処理を施すので、れによる遅延が発生する。画像処理回路 1 6 から出力されるデータは R G B 形式であり、データ量が 3 倍になっているが、R G B の各色成分を並列処理するので、著しい遅延は生じない。

【 0 0 4 9 】

Y U V 変換回路 1 8 は、画像処理回路 1 6 の出力画像データを Y U V 形式に変換し、その間、セレクタ 2 0 は Y U V 変換回路 1 8 の出力を選択する。すなわち

、セクタ 2 0 は、図 6 (3) に示すタイミングで主画像のライン # 1 ~ # 8 のデータを出力する。

【 0 0 5 0 】

画像サイズ縮小回路 2 6 は、画像処理回路 1 6 から出力されるライン # 1 ~ # 8 の同じ画像データの画像サイズを縮小し、その出力データが Y U V 変換回路 2 8 により Y U V 形式に変換されてラインメモリ 3 0 に一時記憶される。図 6 (3) 及び (4) に示すように、制御回路 3 2 は、セクタ 2 0 が Y U V 変換回路 1 8 からの主画像のライン # 1 ~ # 8 の Y U V データを選択した後にラインメモリ 3 0 の画像データを選択するように、セクタ 2 0 を切り換える。図 6 (4) に示す画像データは、実際にはライン数が削減されているが、対応を理解しやすいように、原画像のライン番号で図示してある。

【 0 0 5 1 】

J P E G 符号化処理回路 2 2 は、セクタ 2 0 からの主画像データ (図 6 (3)) 及びサムネイル画像データ (図 6 (4)) をこの順に、図 6 (5) に示すように圧縮符号化して、記憶装置 2 4 に印加する。記憶装置 2 4 上では、2 つの画像データが同じ撮影画像データから生成されたものとして管理され、互いに独立な画像ファイルとして扱える情報が制御回路 3 2 により付加される。

【 0 0 5 2 】

図 7 を参照して、図 6 (2) 、 (3) 及び (4) の詳細を説明する。原画処理回路 1 2 は、図 7 (1) に示すように、ライン # (N - 1) の画像データを出力した後、2 ライン分のデータ出力に要する時間に相当する程の時間を空けてから、ライン # N からライン # (N + 7) までの画像データをライン毎に僅かな間を空けて連続的に出力する。このように 8 ラインを 1 単位とする連続出力を繰り返す。最後のラインが 8 ラインに満たないとき、原画処理回路 1 2 は、その端数ラインまでの画像データを出力する。

【 0 0 5 3 】

主画像に対しては、セクタ 2 0 は、図 7 (2) に示すように、画像処理回路 1 6 での信号処理と Y U V 変換回路 1 8 での変換処理に要する時間に相当する時間遅れて、Y U V 変換回路 1 8 の出力を選択する。

【 0 0 5 4 】

サムネイル画像に対しては、セレクタ 2 0 は、図 7 (2) 及び (3) に示すように、Y U V 変換回路 1 8 からのライン # (N - 1) の画像データを J P E G 符号化処理回路 2 2 に供給し終えた後に、ラインメモリ 3 0 の出力を選択する。セレクタ 2 0 が主画像のライン # (N - 8) ~ # (N - 1) の画像データを選択している間に、画像サイズ縮小回路 2 6 及び Y U V 変換回路 2 8 の処理並びにラインメモリ 3 0 への書き込みを終了することができる。図 7 (3) でも、図 6 (4) と同様に、主画像との対応を理解しやすいように、主画像の対応するライン番号を付記してあるが、実際には、画像サイズは縮小されているので、縮小後のライン番号になる。

【 0 0 5 5 】

1 つの撮影画像データが 4 8 0 ラインからなるので、主画像とサムネイル画像の時間軸多重により撮像動作のインターバルが一見すると長くなるが、バッファメモリ 1 4 からの画像データの読み出しが 1 回で済むので、結果的に、撮像インターバルを短縮できる。また、サムネイルの圧縮画像データを記憶するフレームメモリの代わりに、少数のライン分のラインメモリ 3 0 で良くなるので、回路規模を小さくすることができる。

【 0 0 5 6 】

このように、所定ライン数（例えば、8 ライン）を単位として、主画像とサムネイル画像を切り換えることで、1 つの J P E G 符号化処理回路 2 2 で両方の画像データを符号化処理できる。実質的に撮像インターバルを短縮できるので、連写速度を上げることができる。

【 0 0 5 7 】

図 8 は、本発明の第 2 実施例の概略構成ブロック図を示す。図 1 に示す実施例と同じ構成要素には同じ符号を付してある。5 0 は、原画処理に必要なライン数の画像データを記憶可能なラインメモリを具備する原画処理回路であり、原画処理回路 5 0 から画像処理回路 1 6 に出力される出力データは、原画処理回路 1 2 から画像処理回路 1 6 に供給されるデータと同じである。Y U V 変換回路 1 8, 2 8 に代えて、Y C 変換回路 5 2, 5 4 を設け、ラインメモリ 3 0 に代えてフレ

ームメモリ 56 を設ける。制御回路 58 が、図 2 に示す実施例の全体を制御する。フレームメモリ 56 は、サイズの小さい画像の画像データを記憶すればよいので、大きな記憶容量を必要としない。

【0058】

図 9 は、図 8 に示す実施例のタイミングチャートを示す。図 9 (1) は原画処理回路 50 の出力画像データ、同 (2) は、主画像に対するセクタ 20 の出力データ、同 (3) はサムネイル画像に対するセクタ 20 の出力データ、同 (4) は J P E G 符号化処理回路 22 の出力データをそれぞれ示す。

【0059】

図 8 に示す実施例では、制御回路 58 は、1 画面分の主画像データに対してセクタを Y U V 変換回路 18 の出力に接続し、その後、1 画面分のサムネイル画像データに対してフレームメモリ 56 の出力に接続する。このように画面単位でセクタ 20 を切り替えて、J P E G 符号化処理回路 22 により主画像及びサムネイル画像を圧縮符号化する。

【0060】

ラインメモリ 30 をフレームメモリ 56 に変更するが、バッファメモリ 14 を無くして、原画処理回路 50 内のラインメモリに変更すればよく、全体としてメモリ容量を削減でき、コストを低減できる。

【0061】

図 10 は、本発明の第 3 実施例の概略構成ブロック図を示す。図 8 に示す実施例と同じ構成要素には、同じ符号を付してある。図 10 に示す実施例は、図 8 に示す実施例に対し、Y C 変換回路 52 を無くしてスルーとし、Y C 変換回路 54 を Y U V 変換回路 60 に変更し、J P E G 符号化処理回路 22 を、R G B 形式の主画像データを圧縮符号化できるとともに、Y U V 形式のサムネイル画像データを圧縮符号化できる J P E G 符号化処理回路 62 に変更する。全体を制御する制御回路 64 の作用は、制御回路 58 と実質的に同じでよい。

【0062】

図 10 に示す実施例では、主画像は R G B 形式で圧縮符号化され、サムネイル画像は Y U V 形式で圧縮符号化される。制御回路 64 は、主画像とサムネイル画

像でそれぞれに応じた符号化パラメータを J P E G 圧縮符号化回路 6 2 に設定する。

【 0 0 6 3 】

本発明は、上述の実施例の構成に限定されない。例えば、J P E G 符号化処理回路へ入力される信号が R G B 形式又は輝度・色差形式でなくてもよい。撮像素子は C C D 撮像素子に限定されない。セクタ 2 0 が 3 つ以上の画像を順次選択するものであってもよい。

【 0 0 6 4 】

本発明は、デジタルカメラに限らず、カメラ以外の光学機器、例えば、2次元走査により光電変換された画像信号を処理して、最終的に、例えばモニタ及びプリンタ等の出力装置へ出力するものであれば、適用可能である。

【 0 0 6 5 】

1 回の撮影画像データから生成すべきサムネイル画像について、J P E G 符号化処理に必要な最小の単位を満足するデータ容量を J P E G 符号化処理前段に用意したラインメモリに一時的に記憶しておき、このラインメモリの容量が満たされる度に J P E G 符号化処理することで、撮像データに付随するオプティカルブランクやダミー画素の読み出し時間を有効に使えるようになる。これにより、連写性能を高めることができると共に、複数の画像データを 1 つの J P E G 符号化処理手段で符号化処理するので、構成を簡略化できる。

【 0 0 6 6 】

ラインメモリの代わりにフレームメモリを使用することで、主画像とサムネイル画像を画面単位で順次処理することができ、撮影画像データの 2 回以上の読み出しに備えるバッファメモリを無くすことができる。

【 0 0 6 7 】

【発明の効果】

以上の説明から容易に理解できるように、本発明によれば、簡単な構成で、1 つの画像データから生成すべき複数の圧縮画像データを効率的且つ短時間に生成できる。

【図面の簡単な説明】

- 【図 1】 本発明の第 1 実施例の概略構成ブロック図である。
- 【図 2】 J P E G 符号化処理回路 2 2 の概略構成ブロック図である。
- 【図 3】 ファインダ画面例と撮影画像例である。
- 【図 4】 主画像とサムネイル画像のサイズ例である。
- 【図 5】 撮像部 1 0 の撮像素子の構造例である。
- 【図 6】 第 1 実施例のタイミングチャートである。
- 【図 7】 図 6 (2) ～ (5) の詳細なタイミングチャートである。
- 【図 8】 本発明の第 2 実施例の概略構成ブロック図である。
- 【図 9】 第 2 実施例のタイミングチャートである。
- 【図 1 0】 本発明の第 3 実施例の概略構成ブロック図である。
- 【図 1 1】 従来例の概略構成ブロック図である。

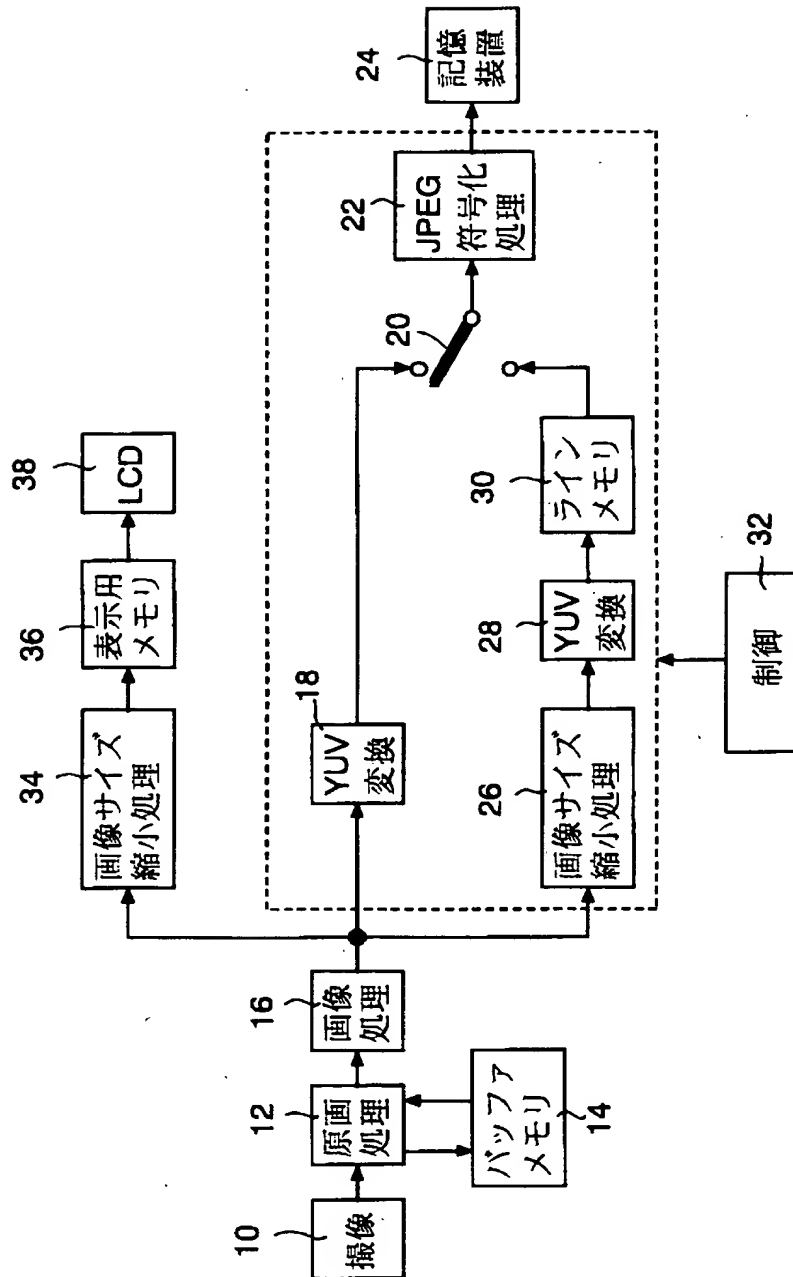
【符号の説明】

- 1 0 : 撮像部
- 1 2 : 原画処理回路
- 1 4 : バッファメモリ
- 1 6 : 画像処理回路
- 1 8 : Y U V 変換回路
- 2 0 : セレクタ
- 2 2 : J P E G 符号化処理回路
- 2 4 : 記憶装置
- 2 6 : 画像サイズ縮小処理回路
- 2 8 : Y U V 変換回路
- 3 0 : ラインメモリ
- 3 2 : 制御回路
- 3 4 : 画像サイズ縮小回路
- 3 6 : 表示用メモリ
- 3 8 : 液晶表示パネル
- 4 0 : ラスタ／ブロック変換回路
- 4 4 : D C T 量子化回路

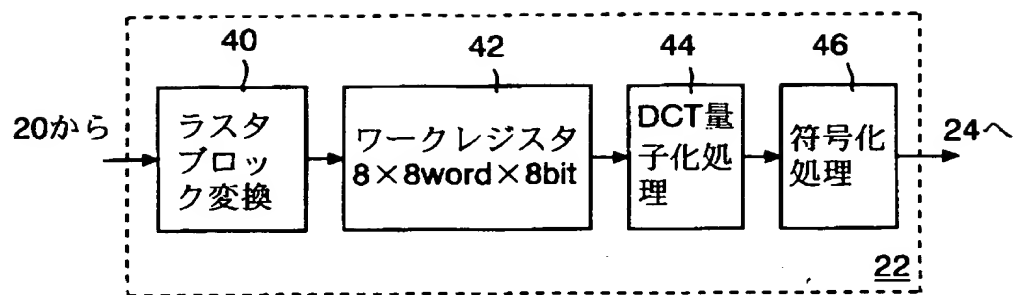
4 6 : 符号化处理回路
5 0 : 原画処理回路
5 2 , 5 4 : Y C 変換回路
5 6 : フレームメモリ
5 8 : 制御回路
6 0 : Y U V 変換回路
6 2 : J P E G 符号化处理回路
6 4 : 制御回路
1 1 0 : 撮像部
1 1 2 : 原画処理回路
1 1 4 : バッファメモリ
1 1 6 : 画像処理回路
1 1 8 : Y U V 変換回路
1 2 0 : J P E G 符号化处理回路
1 2 2 : 画像サイズ縮小回路
1 2 4 : J P E G 符号化处理回路
1 2 6 : セレクタ
1 2 8 : 記憶装置
1 3 0 : 制御回路
1 3 2 : 画像サイズ縮小回路
1 3 4 : 表示用メモリ
1 3 6 : 液晶表示パネル

【書類名】 図面

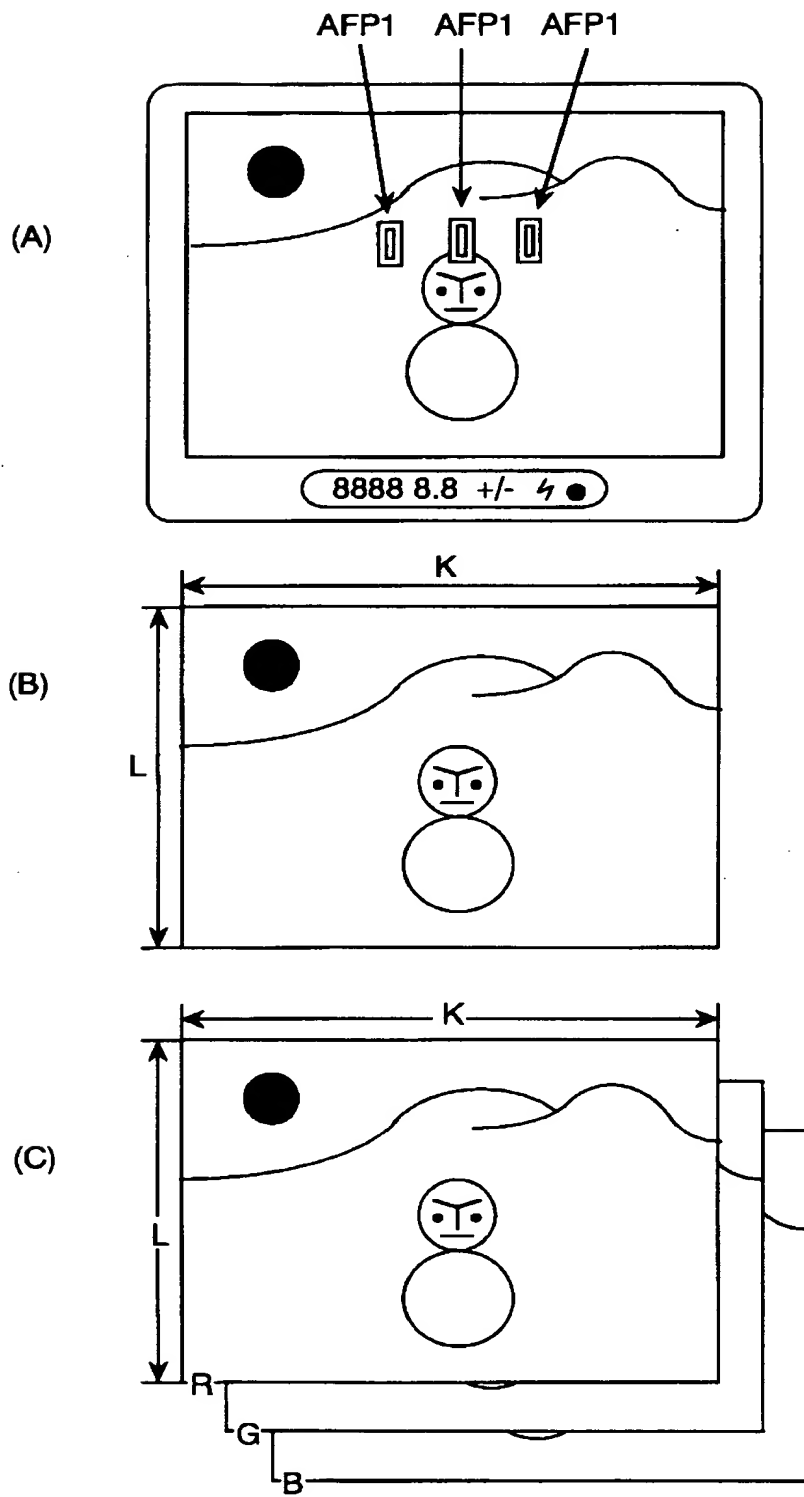
【図 1】



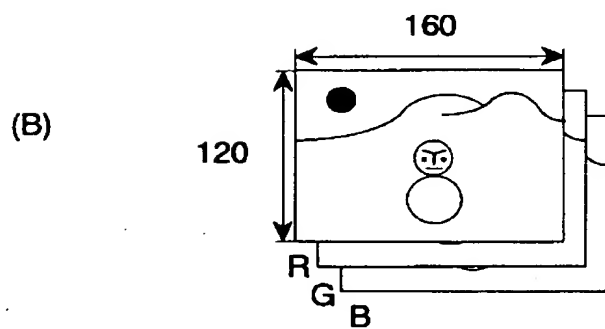
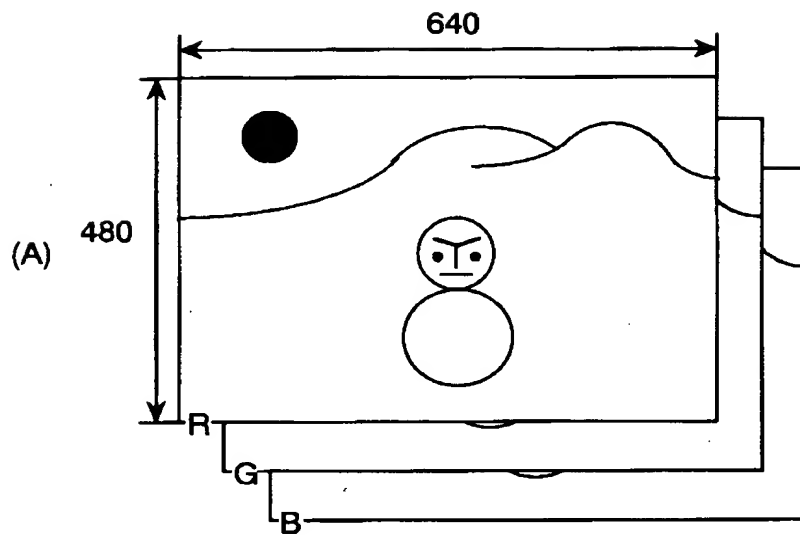
【図 2】



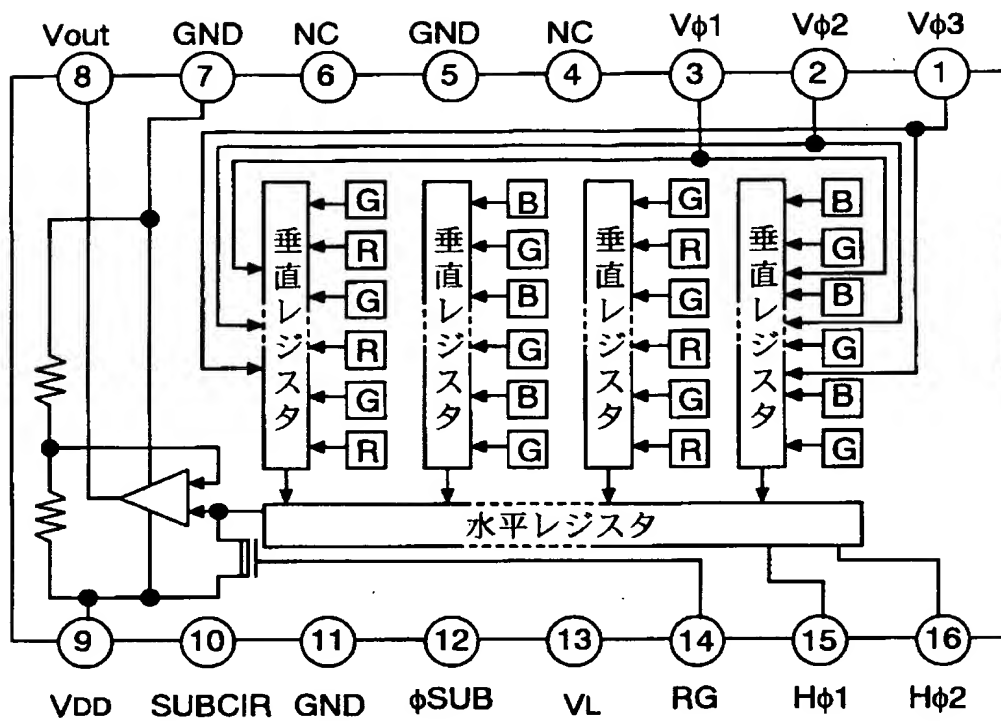
【図 3】



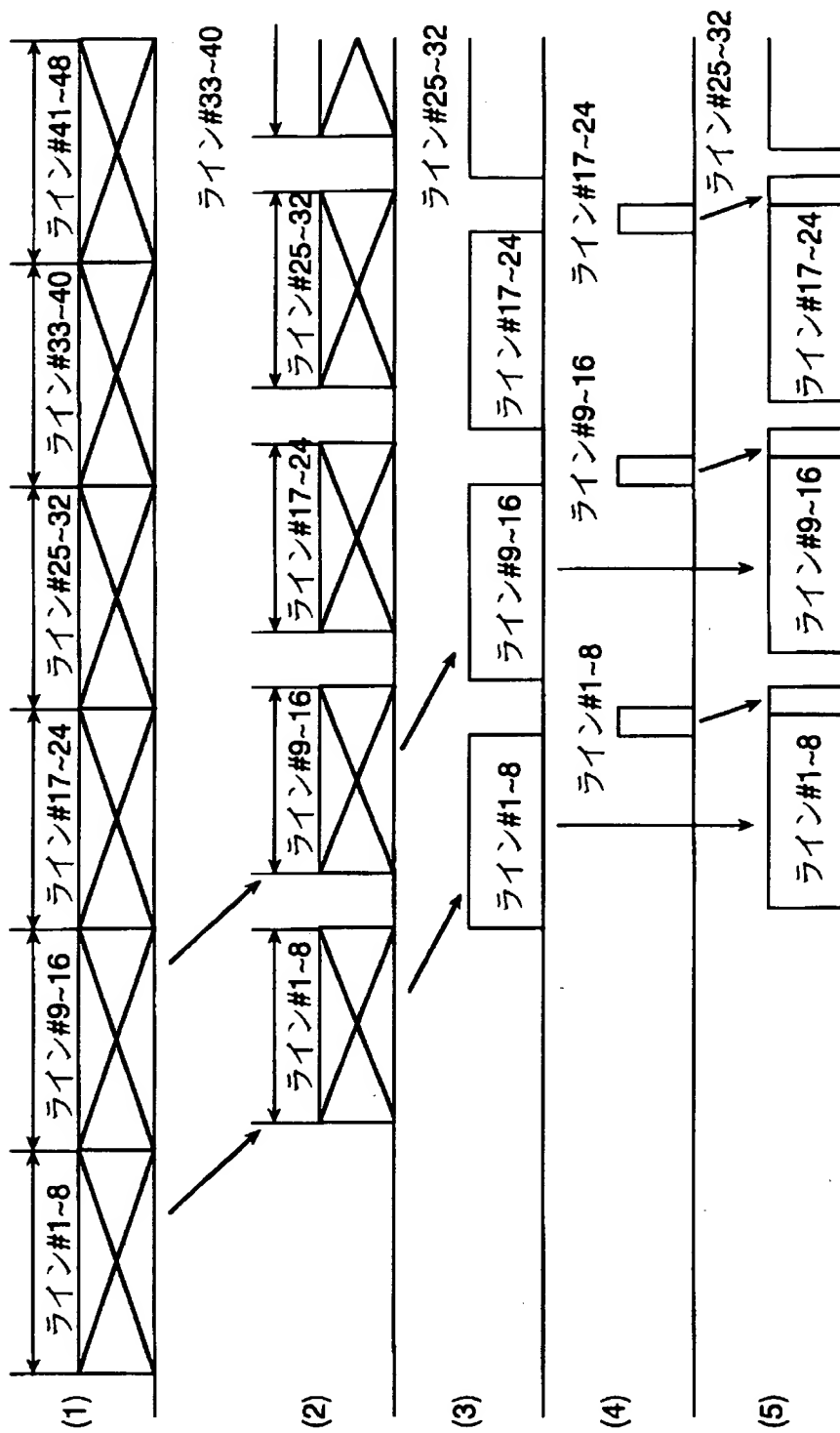
【図 4】



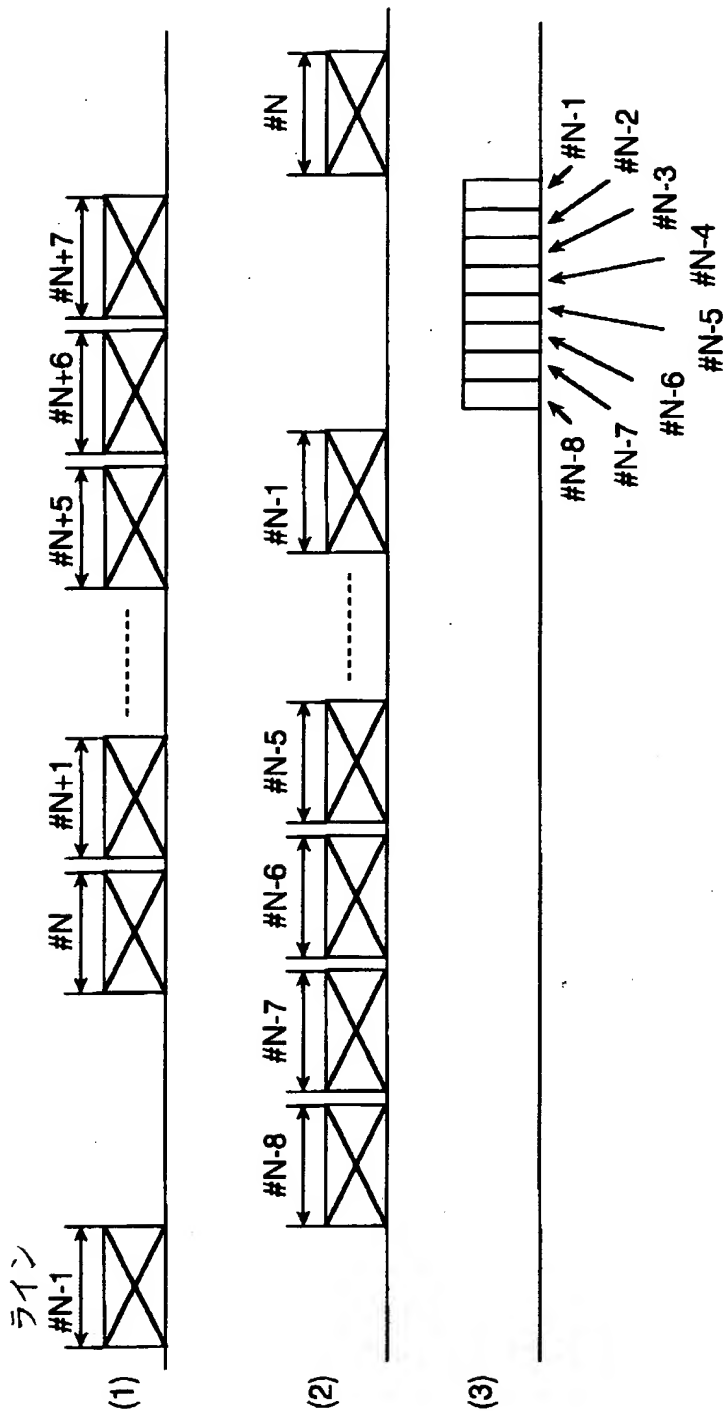
【図 5】



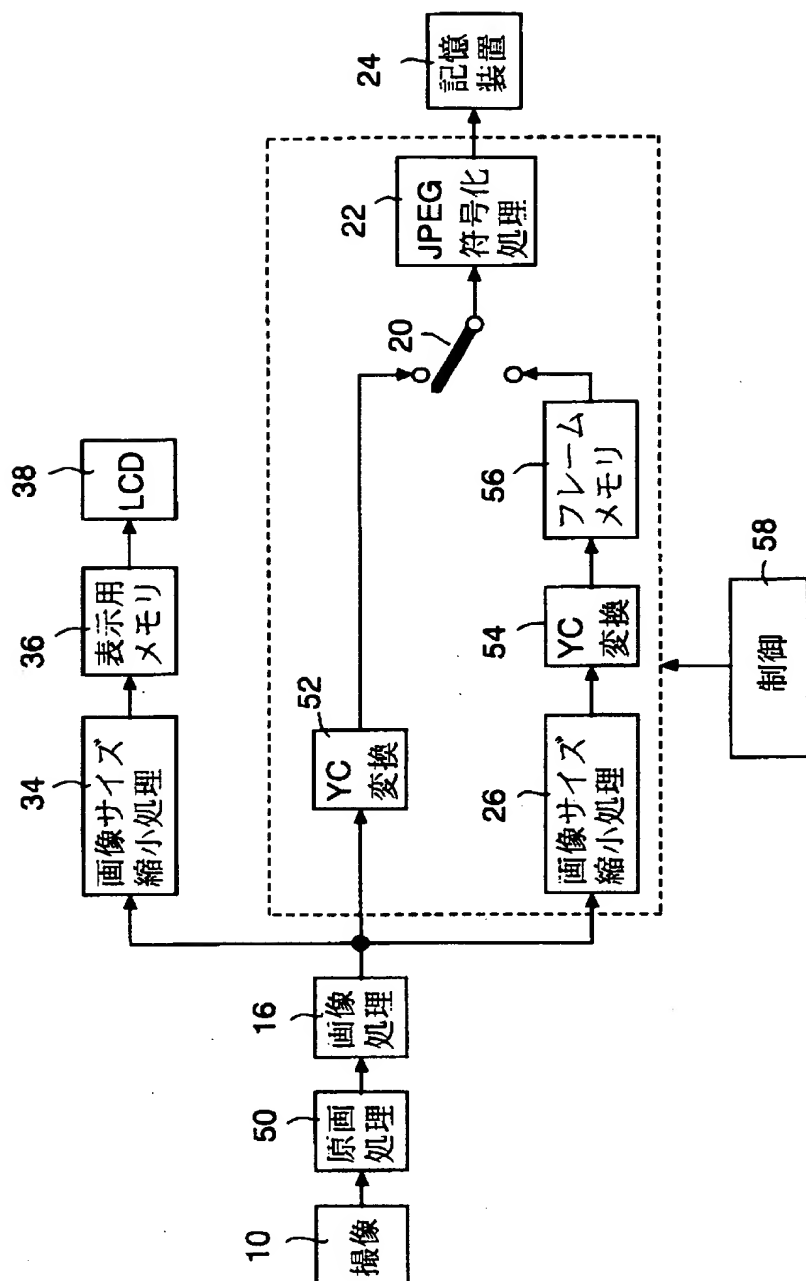
【図 6】



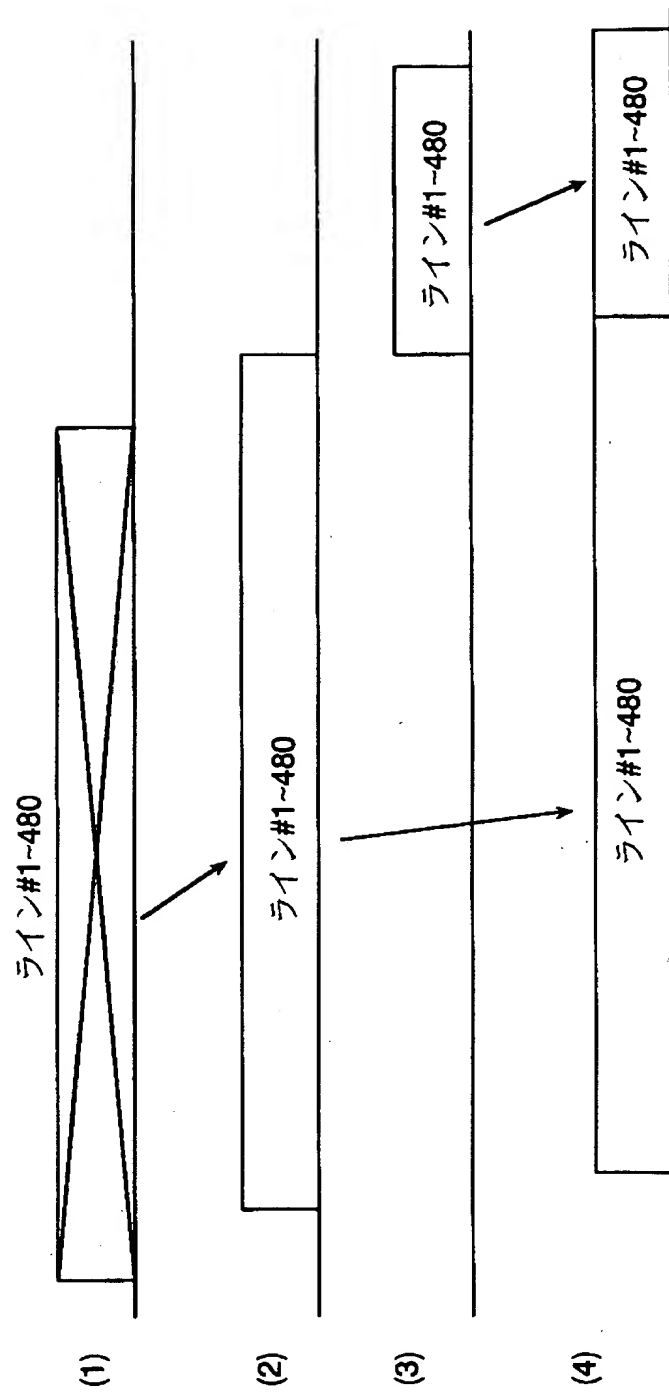
【図 7】



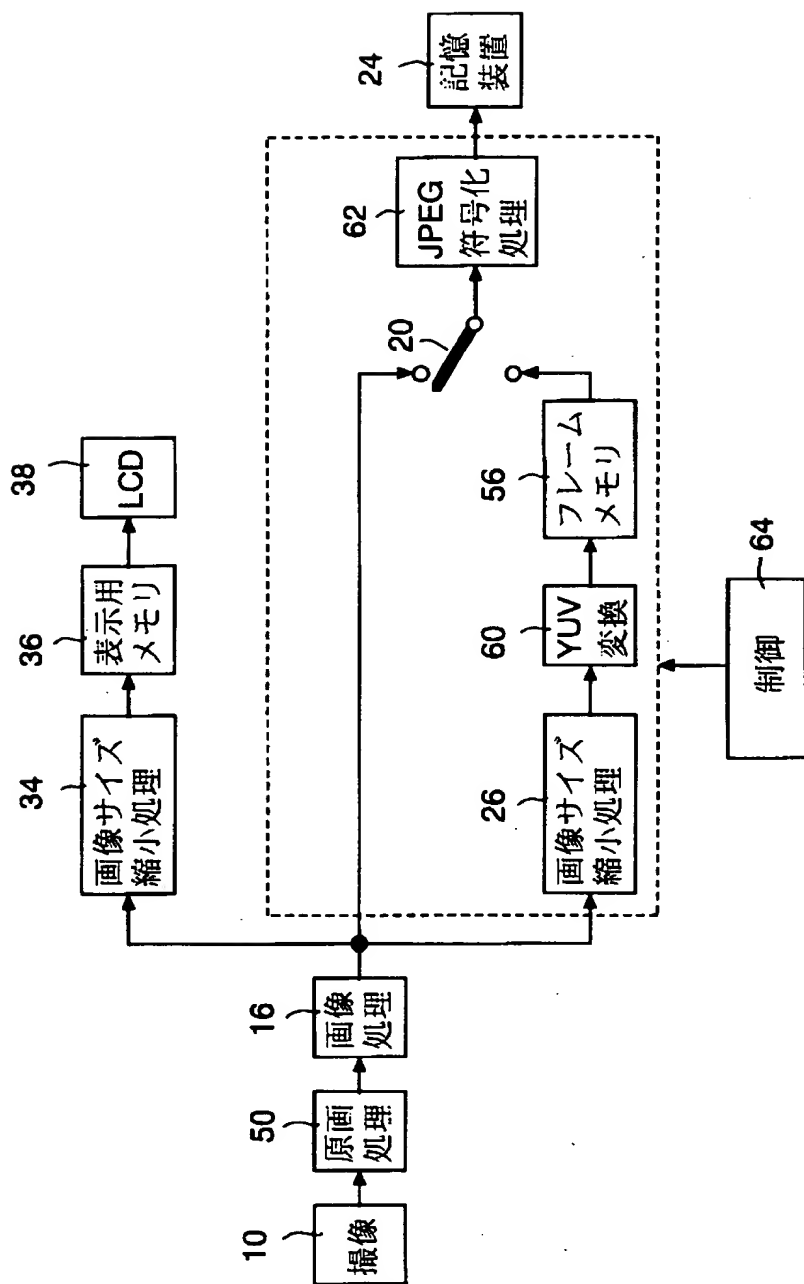
【図 8】



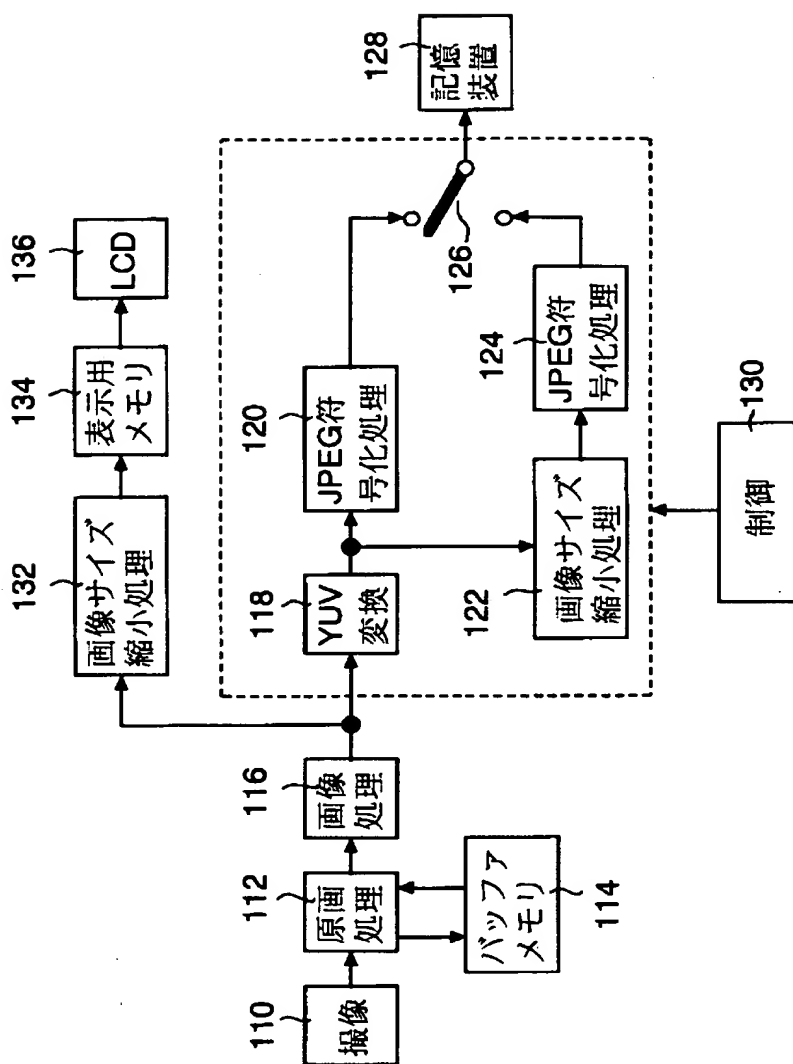
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 撮像インターバルを短縮する。

【解決手段】 撮像部 1 0 の撮影画像は、原画処理回路 1 2 及び画像処理回路 1 6 により処理される。画像処理回路 1 6 は、R G B 画像データを出力する。Y U V 変換回路 1 8 は、画像処理回路 1 6 から出力される R G B 画像データを Y U V 形式に変換する。画像サイズ縮小処理回路 2 6 は、画像処理回路 1 6 の出力画像データのサイズを縮小し、Y U V 変換回路 2 8 が Y U V 形式に変換してラインメモリ 3 0 に書き込む。ラインメモリ 3 0 は、J P E G 符号化の単位ライン数分の記憶容量を具備する。セクタ 2 2 は、J P E G 符号化の単位ライン数毎に、回路 1 8 の出力（主画像）とラインメモリ 3 0 の出力（サムネイル画像）を選択して、J P E G 符号化処理回路 2 2 に印加する。回路 2 2 はセクタ 2 0 からの画像データを圧縮符号化して記憶装置 2 4 に印加する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000001007]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都大田区下丸子3丁目30番2号
氏 名	キヤノン株式会社